

CI13241 数据手册

高性能神经网络智能语音芯片



- **神经网络处理器（BNPU）**
 - BNPU V3.5，支持 DNN\TDNN\RNN\CNN 等神经网络及并行矢量运算，可实现高性能的语音识别和通话降噪等功能
- **CPU 和存储器**
 - CPU 主频可达 210 MHz
 - 内置 1MBytes Flash 存储器
 - 内置 288KBytes SRAM
 - 内置 256bit eFuse，可用于应用加密
- **Audio Codec**
 - 高性能低功耗 audio ADC， $\text{SNR} \geq 95\text{dB}$
 - 低功耗 audio DAC， $\text{SNR} \geq 95\text{dB}$
- **PWM**
 - 支持 4 路 PWM 接口
- **GPIO**
 - 13 路高速 GPIO，翻转频率可达 20MHz
 - 7 路 GPIO 支持 5V 输入
- **复位和电源管理**
 - 供电电压范围 3.6V~5.5V
 - 内置 PMU 电源管理单元
 - 内置上电复位（POR）
 - 内置电压检测（PVD）
- **时钟**
 - 内置 RC 振荡器
 - 支持外置晶振输入
- **通讯接口**
 - 1 路 IIC 接口
 - 3 路 UART 接口，支持 5V 通讯，支持最高 3Mbps 速率
- **定时器和看门狗**
 - 内置 2 组 32 位定时器和 1 个看门狗

目录

1 概述 3

 1.1 功能描述 3

 1.2 芯片规格 4

2 引脚图和功能描述 6

 2.1 引脚图 6

 2.2 管脚描述 7

 2.3 复用功能 9

3 电气特性 10

4 封装信息 11

5 订购信息 12

6 应用方案 13

 6.1 应用参考电路图 13

 6.2 应用其它注意事项 15

1 概述

1.1 功能描述

CI13241 是启英泰伦研发的新一代高性能神经网络智能语音芯片，集成了启英泰伦自研的脑神经网络处理器 BNPU V3.5 和 CPU 内核，系统主频可达 210MHz，内置高达 288KByte 的 SRAM，集成 PMU 电源管理单元和 RC 振荡器，集成单通道高性能低功耗 Audio Codec 和多路 UART、IIC、PWM、GPIO 等外围控制接口。芯片仅需少量电阻电容等外围器件就可以实现各类智能语音产品硬件方案，性价比极高。

CI13241 采用工业级设计标准，具有较高的环境可靠性，其工作环境温度范围为-40 ℃~+85 ℃，符合 MSL3 级湿敏等级，符合 IEC 61000-4-2 的 4KV 接触放电试验标准，符合 FCC 电磁兼容标准，符合 ROHS 和 REACH 环保标准。

CI13241 采用了启英泰伦的 3.5 代 BNPU 技术，该技术支持 DNN\TDNN\RNN\CNN 等神经网络及并行矢量运算，可实现高性能语音识别、语音降噪等功能，具备强劲的环境噪声抑制能力。CI13241 方案还支持汉语、英语、日语等多种全球语言，可广泛应用于家电、照明、玩具、可穿戴设备、工业、汽车等产品领域，实现语音交互及控制和各类智能语音方案应用。

1.2 芯片规格

CI13241 芯片功能框图如下图所示：

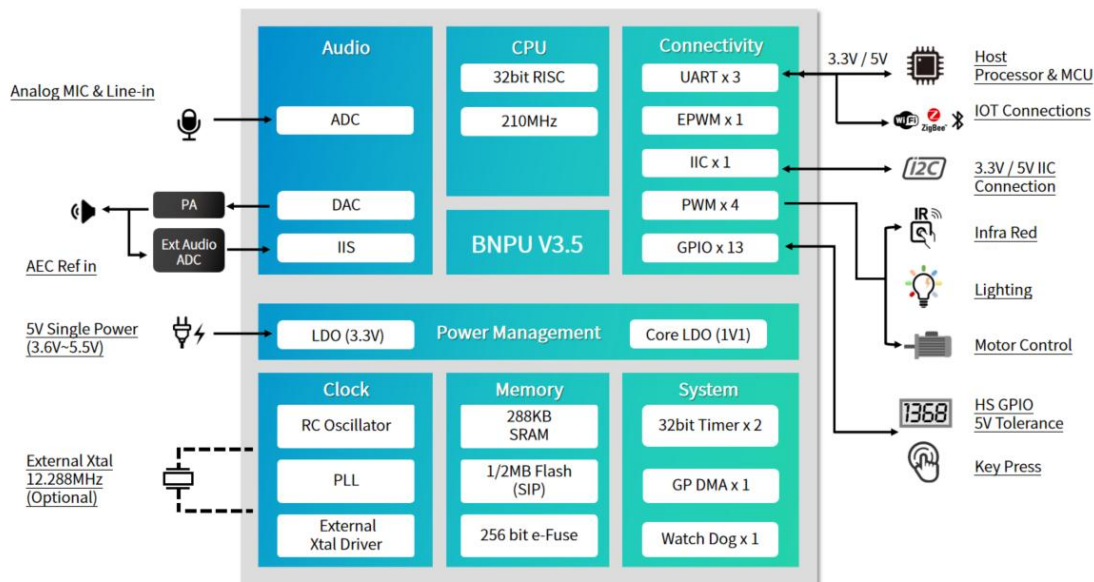


图 1-1 CI13241 功能框图

■ 神经网络处理器 BNPU V3.5

– 采用 3.5 代硬件 BNPU 技术，支持 DNN\TDNN\RNN\CNN 等神经网络及并行矢量运算，可实现高性能语音识别、语音降噪等功能

■ CPU

- 32 位高性能 CPU，运行频率最高支持 210MHz
- 32-bit 单周期乘法器，支持 DSP 扩展加速

■ 存储器

- 内置 288KB SRAM
- 内置 256bit eFuse
- 内置 1MB Flash

■ 音频接口

- 内置高性能低功耗 Audio Codec 模块，支持单路 ADC 采样和单路 DAC 播放
- 支持 Automatic Level Control (ALC) 功能
- 支持 8kHz/16kHz/24kHz/32kHz/44.1kHz/48kHz 采样率

■ PMU 电源管理单元

- 内置 2 个高性能 LDO，无需配置外置电源芯片，外围仅需少量阻容器件
- 支持宽电源电压供电，供电范围 3.6V~5.5V

■ 时钟

- 内置 RC 振荡器

■ 外设和定时器

- 3 路 UART 接口，最高可支持 3M 波特率
- 1 路 IIC 接口，可以外接 IIC 器件进行扩展
- 4 路 PWM 接口，灯控和电机类应用可直接驱动
- 内置 2 组 32-bit timer
- 内置 1 组独立看门狗（IWDG）

■ GPIO

- 支持 13 路 GPIO 口，可以作为主控 IC 使用
- 每路 GPIO 口可配置中断功能，支持上下拉可配置
- 7 路 GPIO 支持宽压 5V 电平信号直接通信，无需外接电平转换，只需要外接上拉到 5V 的电阻

■ 软件开发支持

- 提供完整软件开发包、应用方案示例和语音开发平台在线制作固件等功能，详情请访问：<https://aiplatform.chipintelli.com>

■ 固件烧录和保护

- 支持 UART 升级和固件保护

■ EMC 和 ESD

- 内部 ESD 增强设计，可通过 4KV 接触放电试验

■ ROHS 和 REACH

- 采用环保材料，支持通过 ROHS 和 REACH 测试

■ 封装和工作温度范围

- 封装形式：SSOP24，尺寸为长 8.6mm 宽 6mm 高 1.64mm
- 工作环境温度：-40℃~+85℃

2 引脚图和功能描述

2.1 引脚图

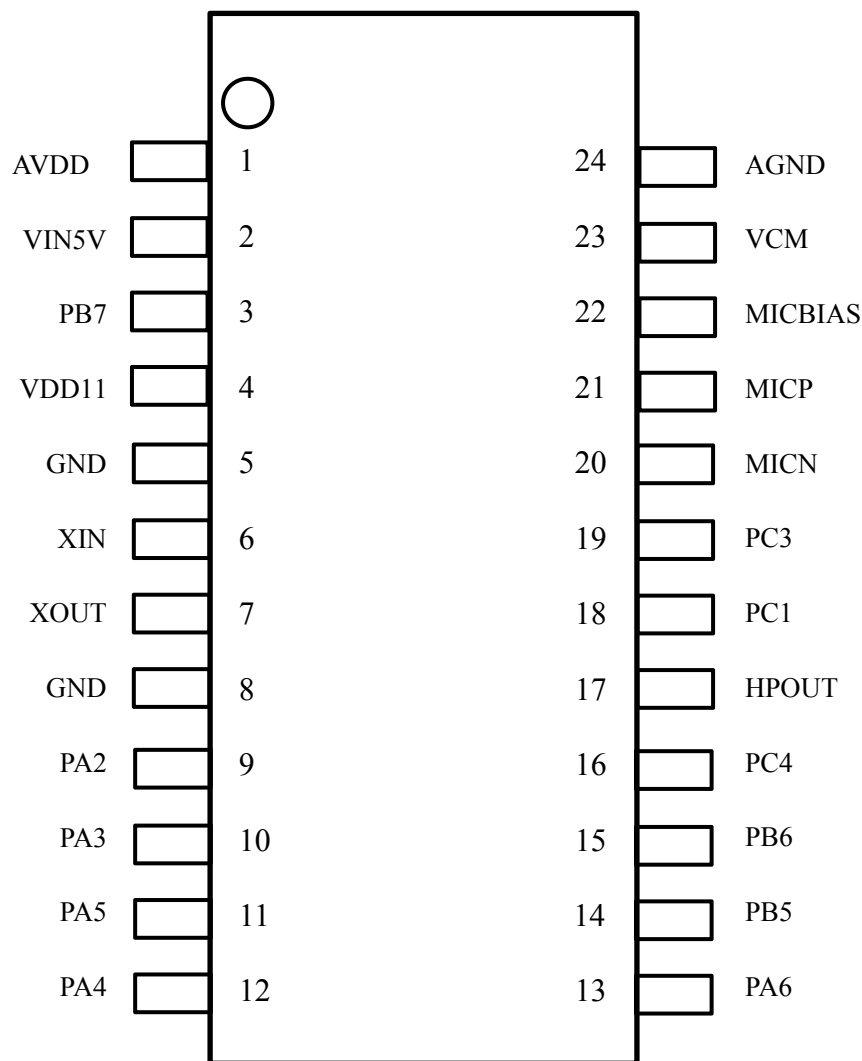


图 2-1 CI13241 SSOP24 引脚图

2.2 管脚描述

表 2-1 管脚描述

管脚号	管脚名称	类型	IO 5V 耐压	IO 上电默 认状态	管脚复用和功能描述
1	AVDD	P	-	-	<ul style="list-style-type: none"> ● 内部 LD0-3.3V 输出 ● 内部模拟电路 3.3V 供电输入 ● * Note1*
2	VIN5V	P	-	-	<ul style="list-style-type: none"> ● 供电电压输入，供电电压范围 3.6V~5.5V ● * Note1*
3	PB7	IO	-	IN, T+U	<ul style="list-style-type: none"> ● GPIO PB7
4	VDD11	P	-	-	<ul style="list-style-type: none"> ● LD0-1.1V 输出 ● 内核 1.1V 供电输入 ● * Note1*
5	GND	P	-	-	Ground
6	XIN	I	-	-	<ul style="list-style-type: none"> ● XIN（上电默认状态） ● GPIO PA0 ● PWM2
7	XOUT	O	-	-	<ul style="list-style-type: none"> ● XOUT（上电默认状态） ● GPIO PA1
8	GND	P	-	-	Ground
9	PA2	IO	√	IN, T+D	<ul style="list-style-type: none"> ● GPIO PA2（上电默认状态） ● IIS_SDI ● IIC_SDA ● UART1_TX ● PWM0 ● PWM1
10	PA3	IO	√	IN, T+D	<ul style="list-style-type: none"> ● GPIO PA3（上电默认状态） ● IIS_LRCLK ● IIC_SCL ● UART1_RX1 ● PWM1 ● PWMN
11	PA5	IO	√	IN, T+D	<ul style="list-style-type: none"> ● GPIO PA5（上电默认状态） ● IIS_SCLK ● - ● UART2_TX ● PWM3 ● PWMN
12	PA4	IO	√	IN, T+U	<ul style="list-style-type: none"> ● GPIO PA4（上电默认状态）/PG_EN（上电时高电平时启动编程功能） ● * Note2* ● IIS_SDO ● - ● - ● PWM2 ● PWM1
13	PA6	IO	√	IN, T+D	<ul style="list-style-type: none"> ● GPIO PA6（上电默认状态） ● IIS_MCLK ● -

					<ul style="list-style-type: none"> ● UART2_RX ● PWM0
14	PB5	IO	√	IN, T+U	<ul style="list-style-type: none"> ● GPIO PB5（上电默认状态） ● UART0_TX ● IIC_SDA ● PWM1 ● PWMP
15	PB6	IO	√	IN, T+U	<ul style="list-style-type: none"> ● GPIO PB6（上电默认状态） ● UART0_RX ● IIC_SCL ● PWM2 ● PWMN
16	PC4	IO	-	IN, T+U	<ul style="list-style-type: none"> ● 保留（上电默认状态） ● GPIO PC4 ● SCL ● PWM0
17	HPOUT	O	-	-	DAC output
18	PC1	IO	-	IN, T+D	<ul style="list-style-type: none"> ● 保留（上电默认状态） ● GPIO PC1 ● 3.TX2 ● PWM3
19	PC3	IO	-	IN, T+D	<ul style="list-style-type: none"> ● 保留（上电默认状态） ● GPIO PC3 ● SDA ● PWM1
20	MICN	I	-	-	Microphone N input
21	MICP	I	-	-	Microphone P input
22	MICBIAS	O	-	-	Microphone bias output
23	VCM	O	-	-	VCM Output
24	AGND	P	-	-	Analog ground

Note1 管脚需外接 4.7uF 电容

Note2 上电时该管脚为高电平，系统将进入编程模式

符号定义：

I 输入

O 输出

IO 双向

P 电源和地

T+D 三态下拉

T+U 三态上拉

OUT 上电默认输出

IN 上电默认输入

所有 IO 支持驱动能力可配置，上下拉电阻状态可配置。

2.3 复用功能

表 2-2 IO 复用功能

Pin Name	Function1	Function2	Function3	Function4	Function5	Function6	Specific Function
XIN	PA0	PWM2					XIN
XOUT	PA1						XOUT
PA2	PA2	SDI	IIC_SDA	UART1_TX	PWM0	PWMP	
PA3	PA3	LRCK	IIC_SCL	UART1_RX	PWM1	PWMN	
PA4	PA4	SDO	-	-	PWM2	PWMP	PG_EN Note1
PA5	PA5	SCLK		TX2	PWM3	PWMN	
PA6	PA6	MCLK		RX2	PWM0		
PB5	PB5	UART0_TX	IIC_SDA	PWM1	PWMP		
PB6	PB6	UART0_RX	IIC_SCL	PWM2	PWMN		
PC4	-	PC4	SCL	PWM0			
PC1	-	PC1	TX2	PWM3			
PC3	-	PC3	SDA	PWM1			

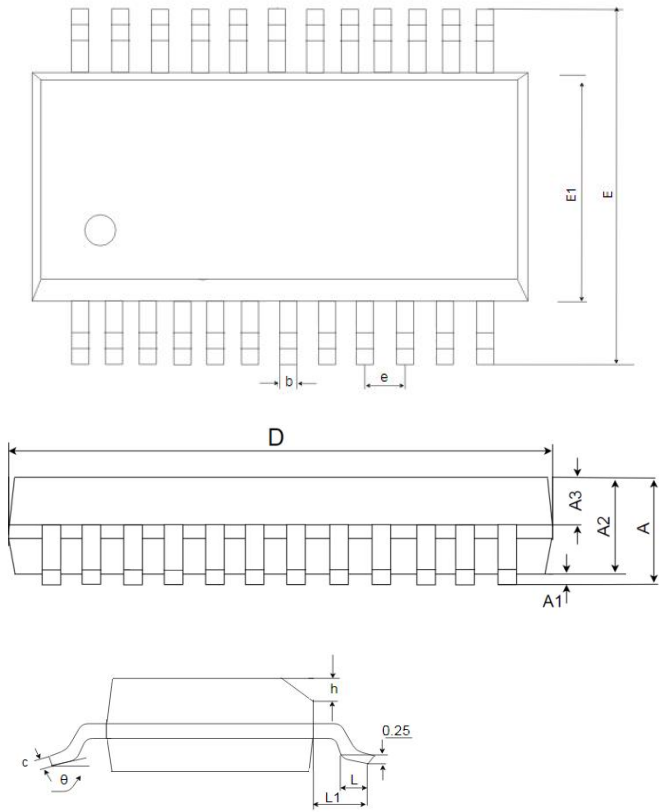
Note1: 芯片 PA4 (PG_EN) 引脚内部默认上拉, 若芯片上电时系统检测到该管脚为高电平, 且检测到 UART0 接口有升级信号信息, 即可自动进入升级模式, 这时可使用配套的升级工具对芯片内部的 Nor Flash 进行编程, 未检测到 UART0 接口有升级信号则进入正常启动模式。

3 电气特性

表 3-1 电气特性表

符号	描述	最小值	典型值	最大值	单位
VIN5V	芯片供电输入 *Note1*	3.6	5	5.5	V
AVDD	3.3V电源	2.97	3.3	3.63	V
VDD11	1.1V电源	0.99	1.1	1.21	V
V_{IH}	输入高电压, $3.0V \leq AVDD \leq 3.6V$	$0.7 \times AVDD$	—	$AVDD + 0.3$	V
V_{IL}	输入低电压, $3.0V \leq AVDD \leq 3.6V$	-0.3	—	$0.3 \times AVDD$	V
V_{OL}	输出低电压 @ $I_{OL} = 12mA$	—	—	0.4	V
V_{OH}	输出高电压 @ $I_{OH} = 20mA$	2.4	—	—	V
I_{5VI0}	I0 (5V耐压) 输出3.3V时驱动电流	20	—	33	mA
I_{33VI0}	I0 (3.3V耐压) 输出3.3V时驱动电流	14	—	24	mA
ΣI_{VDD}	芯片所有I0总电流之和	—	—	260	mA
Pde	采用5V供电, 芯片1.1V采用外部DC-DC芯片供电, 正常识别时5V输入的总功耗 (环境温度 $T_A = 25^\circ C$)	40	—	90	mW
Pdi	采用5V给芯片供电, 芯片采用内部PMU, 正常识别时5V输入的总功耗 (环境温度 $T_A = 25^\circ C$)	125	—	255	mW
RC振荡器精度	$T_A = -40 \text{ to } 85^\circ C$	-1.5	—	+1.5	%
T_A	芯片采用内部RC振荡器可适应的工作环境	-40	—	+85	$^\circ C$
T_{ST}	芯片储存环境温度	-55	—	+150	$^\circ C$

4 封装信息



COMMON DIMENSIONS

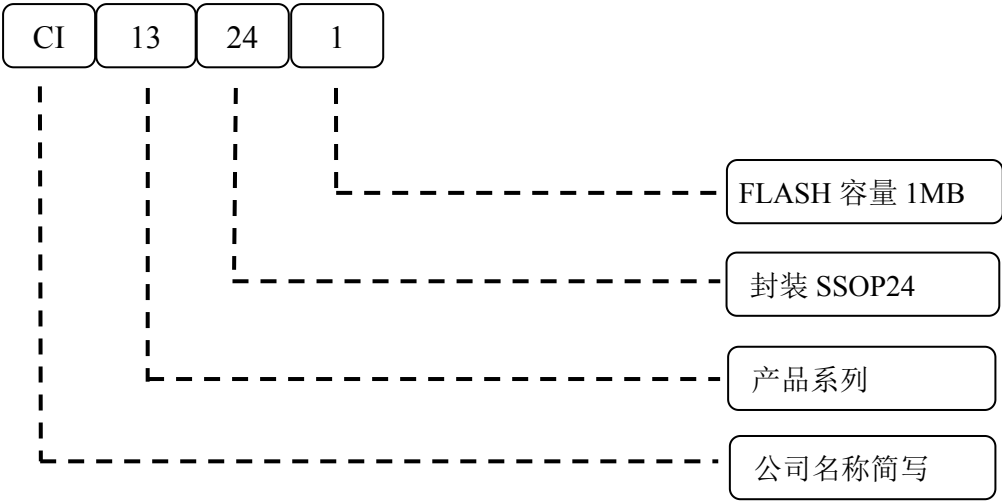
SYMBOL	UNIT: MILLIMETER		
	MIN	NOM	MAX
A	—	—	1.75
A1	0.10	0.15	0.25
A2	1.30	1.48	1.50
A3	0.6	0.65	0.70
b	0.23	—	0.31
c	0.20	—	0.24
D	8.55	8.6	8.75
E	5.80	6.00	6.20
E1	3.80	3.90	4.00
e	0.635BSC		
h	0.30	—	0.50
L	0.50	—	0.80
L1	1.05REF		
θ	0	—	8°

5 订购信息

CI13241 芯片丝印如下图，第一行为公司 LOG，第二行为芯片型号，第三行为生产批次号，左下角圆点为 1 脚标识。



芯片型号定义如下：



产品型号	封装形式	基本包装	管装数量	出厂标准包装	标准包装数量
CI13241	SSOP24	管装	50pcs	盒装	10000pcs (200管/盒)

表 5-1 订购信息表

6 应用方案

6.1 应用参考电路图

CI13241 芯片外围仅需要少量器件即可支持各类语音应用，可支持单麦克风差分输入或单端输入。用户可根据应用方案的功能、功耗和成本要求选择适合的设计方案，下面以该芯片的典型应用设计方案为例，对其应用电路图进行具体描述。

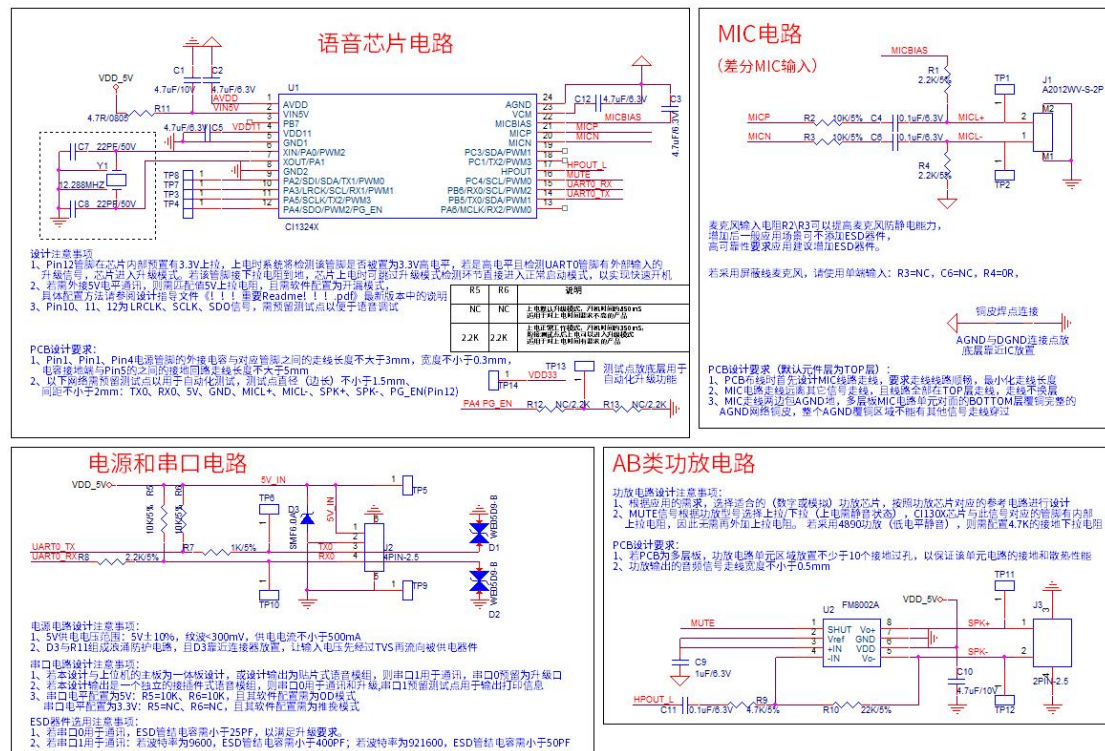


图 6-1 CI1324X 典型应用方案参考电路图

上图为包括 CI13241 在内的 CI1324X 系列芯片单麦克风差分输入和功放输出的典型应用方案参考电路图，用户可按照上图中对应的外围器件规格来进行设计。

原理图设计时如果要考虑板级在线升级功能，可以将 UART0 引脚引出，以方便 PCB 板贴片完成后通过 UART0 对芯片内部的 Flash 进行固件升级。芯片的 PA4 (PG_EN) 管脚内置有上拉电阻，上电默认为检测升级状态的模式，即芯片上电后将检测 UART0 接口的固件升级信息。由于芯片预置的上电默认状态为升级模式检测状态，其上电后开机时间约为 850ms。若应用方案有快速开机的要求，可参照表 6-1 的设计配置，将 PA4 脚引出并通过两个 2.2KΩ 的下拉电阻接地，两个 2.2KΩ 电阻连接的中间预留测试点，此设计为芯片上电即进入正常工作模式，可将上电开机时间缩短为约 350ms 左右。若上电时需要升级芯片固件，可通过给两个 2.2KΩ 电阻之间的测试点外接高电平的方式，将 PA4 管脚电平置高，即可通过 UART0 升级固件。

PG_EN 管脚外接电阻图示	R5\R6 安装状态	PG_EN 电平状态	开机时间
	R5\R6 都 NC	高电平，升级模式	850ms
	R5\R6 安装 2.2K 电阻	低电平，工作模式	350ms

表 6-1 CI1324X 上电模式配置表

CI13241 应用设计方案可采用差分麦克风输入或单端麦克风输入，推荐采用典型应用方案示例中的差分麦克风输入设计。若应用方案需追求低成本，可采用单端麦克风输入设计以减少外围器件，但单端麦克风输入设计仅推荐应用于麦克风输入线路整体长度长小于 20 厘米的设计方案，否则会因输入线路过长导致麦克风单元的抗干扰性能变差，以致语音识别效果变差。

典型应用方案中的音频功放采用的是AB类的功放，推荐采用 8002 音频功放芯片。若应用方案没有播报音输出的需求，可直接取消功放单元电路以降低方案成本。

若应用方案没有低功耗要求，建议直接采用典型应用方案中的芯片供电设计方案。若应用方案要求低功耗设计，则芯片的 1.1V 电源可采用外部 DCDC 芯片供给，以降低芯片运行功耗。

CI13241 的 UART 通讯口均支持 5V 电平通讯，典型应用方案中的 UART0 通讯电平为 3.3V 电平通讯设计状态。若需外接 5V 通讯电平，仅需将 UART 接口的 RX、TX 管脚外连接到 5V 的上拉电阻即可。

6.2 应用其它注意事项

1. CI13241 采用无铅环保材料制造，SMT 焊接时请按照无铅标准设置炉温和时间参数，如图 6-2。

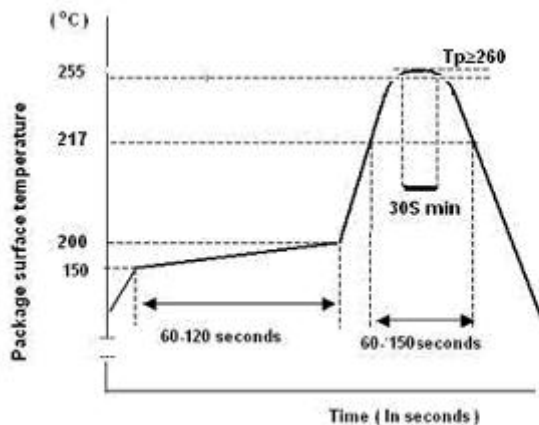


图 6-2 炉温曲线图

2. CI13241 的取用、搬运、生产加工等过程需注意采取防静电措施，其包装需采用防静电材料。

- 启英泰伦保留对本说明书的解释权和更改权，如有更改恕不另行通知！客户在应用设计前应获取最新版本资料，并验证相关信息是否准确和完整。
- 任何半导体产品在特定条件下都有发生失效或故障的可能，芯片应用方有责任在使用本产品进行系统设计和整机制造时，遵守安全标准并采取安全防护措施，以避免产品可能失效造成人身伤害或财产损失！
- 启英泰伦将竭诚为客户提供更好的产品和更优质的服务！