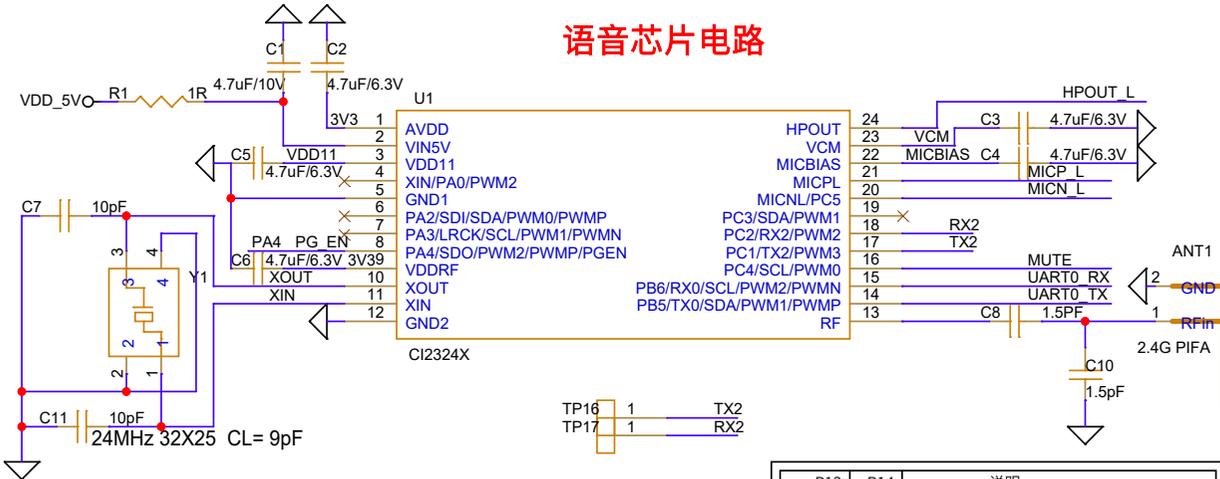


## 语音芯片电路



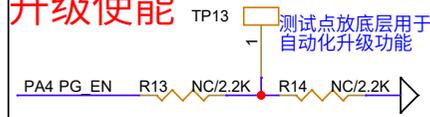
- 1、芯片5V、VDD33、VDD11三个引脚外接电容,靠近芯片安装。
- 2、除4、16、17、18、19脚外、IO都支持开漏,可接5V电平。
- 3、IO接5V电平,开漏输出需要加上拉电阻到5V,并修改软件把IO口改为开漏模式。  
//5V开漏模式软件配置参考文件夹中【!!!重要Readme!!!】文档中说明
- 4、RF匹配电路不可更改。
- 5、VDDRF须接至AVDD。
- 6、晶体为24Mhz, CL=9pF, 规格不可更改。

### PCB设计要求

- 1、PIN1\PIN2\PIN3\PIN9电源脚连接到对应电容走线大于15MIL。
- 2、以下网络需要加测试点,用于自动化测试。  
TX0、RX0、5V、GND、MIC+、MIC-、SPK+、SPK-、PGEN(PIN13)

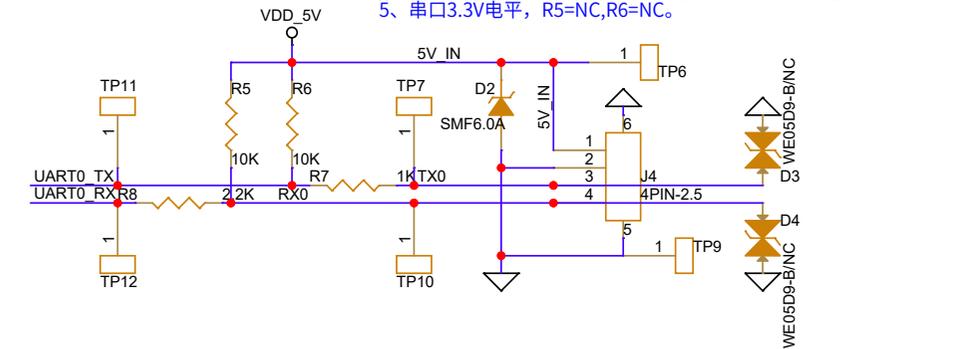
R13	R14	说明
NC	NC	上电默认升级模式,开机时间约850ms 适用于对上电时间要求不高的产品
2.2K	2.2K	上电正常工作模式,开机时间约350ms, 短接测试点后上电可以进入升级模式 适用于对上电时间有要求的产品

## 升级使能



## 电源和串口电路

- 1、供电5V±10%,纹波<300mV,(4Ω/3W喇叭,电流>500mA), D2和R1组成浪涌防护电路,浪涌大于10V需焊接D2,
- 2、D2靠近连接器放置,电流先经过TVS再流向功放和语音芯片
- 3、串口上的TVS D3 D4可以预留位置不安装
- 4、5V串口电平, R5=10K, R6=10K, 软件设为OD模式  
//软件配置参考文件夹中【!!!重要Readme!!!】文档中说明
- 5、串口3.3V电平, R5=NC, R6=NC。



### 注意事项:

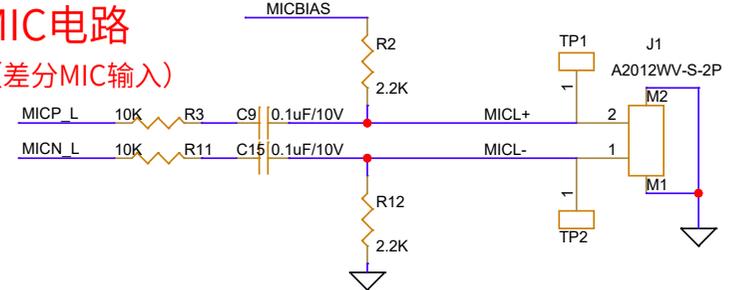
- 1、如果语音芯片是贴在主板上,且串口0用作通信口。请将串口测试点放置于靠近芯片管脚位置,如TP11、TP12。
- 升级时,接TP11、TP12、TP6、TP9、TP3、TP4,则可实现升级和通信共用串口0。

### TX串联电阻选型注意:

- 1、串口TX所串联的总电阻不大于1k,若MCU端的RX有串电阻,减小R7的值使得总的电阻小于等于1k。
- 2、样板需要上电测试UART波形是否有失真,并测量TX的低电平,需要低于600mV,若TX的低电平高于600mV,建议减小R7使得低电平低于600mV。

## MIC电路

### (差分MIC输入)



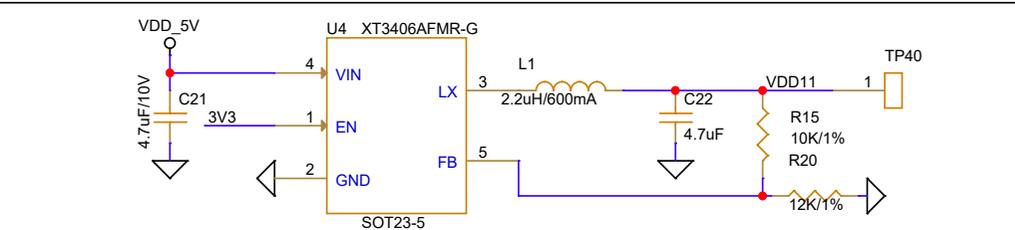
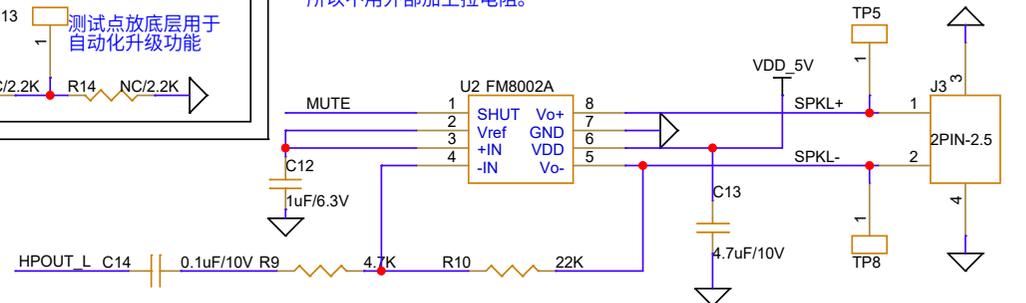
麦克风输入电阻R3\R11可以提高麦克风防静电能力,增加后一般应用场景可不添加ESD器件,高可靠性要求应用建议增加ESD器件。

### PCB设计要求

- 1、优先设计MIC走线,要求尽可能短。
- 2、MIC电路走线远离其它走线, MIC走线走顶层且不换层。
- 3、MIC电路底层铺GND, MIC两边包GND, 保证底层完整的GND。

## AB类功放电路

- 1、根据客户需求,选择合适的功放芯片(数字或者模拟),按照对应参考电路进行设计。
- 2、MUTE根据功放型号选择上下拉(上电需静音状态),此IO芯片内部有上拉电阻,所以不用外部加上拉电阻。



### 应用说明:

- 1、应用方案有超低待机功耗需求,才有必要应用该DCDC单元电路为CI2324X芯片提供1.1V电压
- 2、芯片详细功耗参数可查阅芯片的Datasheet,该Datasheet或从我司AI平台  
<https://document.chipintelli.com--硬件开发--芯片数据手册目录中获取>
- 3、若需应用该电路,软件设计需关闭芯片内部的LDO输出,具体操作方法请参阅设计指导文件《!!!重要Readme!!!.pdf》最新版本文档中的说明

### 电路设计注意事项:

- 1、采用该电路,DCDC和电感优先选用我司兼容列表内的型号。
- 2、1.1V电压输出规格要求: 1.1V±5%,纹波不大于±25mV,电流≥150mA。

### PCB设计要求:

- 1、滤波电容C21靠近电源芯片管脚放置
- 2、保证DCDC电路单元下方BOTTOM层GND覆铜的完整性,不可有信号走线从该覆铜区域穿过
- 3、DCDC电路单元区域放置不少于10个接地过孔,以保证该单元电路的接地和散热性能
- 4、1.1V信号走线线路宽度不小于0.3mm

## 外部DCDC电路

Sheet Title = 02.Typical application		
Title		
Size	Document Number	Rev
Date:	Saturday, December 21, 2024	Sheet 3 of 3

## CI2324X低功耗应用方案参考原理图设计