



设计方案名称: CI1301/CI1302/CI1303-3.3V供电应用方案参考设计原理图

方案特点: CI1301/CI1302/CI1303芯片, 系统采用3.3V供电, 单麦差分输入, 可选蜂鸣器提示音输出

应用场景: 3.3V供电、可选蜂鸣器提示音输出的终端方案

更多资料参考我司官网: <https://document.chipintelli.com>

设计时间: 20230622

特别提示:

- 1、启英泰伦提供了全系列芯片的多种应用方案参考设计原理图, 可以满足多种应用的需求;
- 2、应用方案进行应用设计时, 需结合应用终端的系统特性和具体应用场景, 在启英泰伦提供的多种参考设计中, 选择最适合终端应用的设计方案进行参考和应用设计优化。
- 3、由于启英泰伦无法掌握所有终端产品的系统特性和应用需求, 终端产品在设计验证阶段, 均应注意阅读参考设计原理图中的应用说明和设计注意事项, 并与我司FAE人员保持充分的沟通。



Title : Front Cover		
Size B	Document Number <Doc>	Rev 1.0
Date: Wednesday, June 28, 2023	Sheet 1	of 3

版本	修改记录	作者
V1.0	初版	启英泰伦

语音芯片电路



以下应用场景可使用芯片内部的RC振荡器，无需配置外部晶体：

- 1、无串口通讯或OTA功能需求、无需芯片输出高精度PWM、对系统主频精度无要求的应用方案
- 2、需要串口通讯的应用方案：工作温度为-10℃~+70℃、且与上位机串口通讯的波特率≤115200bps
- 3、需要串口通讯的应用方案：工作温度为-20℃~+85℃、且本方案与上位机均采用串口波特率自适应设计

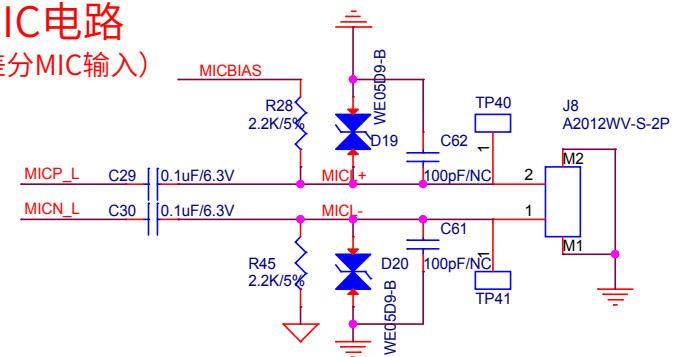
电路设计注意事项：

- 1、Pin12管脚在芯片内部预置有3.3V上拉，上电时系统将检测该管脚是否被置为3.3V高电平，若是高电平且检测UART0管脚有外部输入的升级信号，芯片进入升级模式。若该管脚接下拉电阻到地，芯片上电时可跳过升级模式检测环节直接进入正常启动模式，以实现快速开机
- 2、Pin10、11、12为 LRCLK、SCLK、SDO信号，需预留测试点以便于语音调试

PCB设计要求：

- 1、Pin1-Pin4电源管脚与其外接电容间的走线长度不大于3mm，宽度不小于0.3mm，电容接地端与Pin5之间的接地回路走线长度不大于5mm
- 2、以下网络需预留测试点以用于自动化测试，测试点直径（边长）不小于1.5mm、间距不小于2mm：TX0、RX0、3V3_IN、GND、MICL+、MICL-、PO、PG_EN(Pin12)

MIC电路 (差分MIC输入)



电路设计注意事项：

- 1、若应用方案没有EMC测试要求，则C61，C62可NC

PCB设计要求（默认元件层为TOP层）：

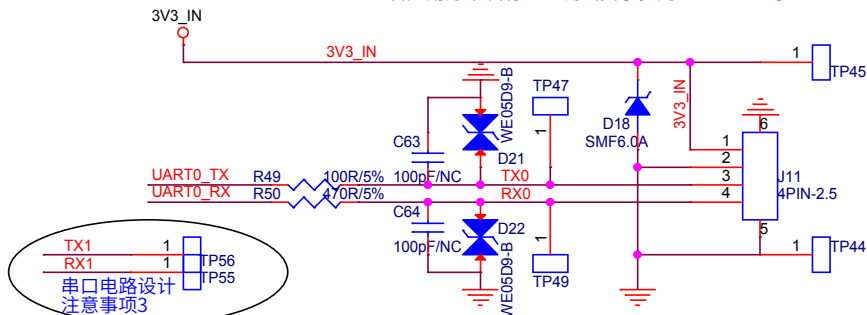
- 1、PCB布线时首先设计MIC线路走线，要求走线路序顺畅，最小化走线长度
- 2、MIC电路走线远离其它信号走线，且线路全部在TOP层走线，走线不换层
- 3、MIC走线两边包AGND地，多层板MIC电路单元对面的BOTTOM层覆铜完整的AGND网络铜皮，整个AGND覆铜区域不能有其他信号走线穿过
- 4、D19、D20靠近接口插座放置



AGND与DGND的连接点放置在BOTTOM层靠近语音芯片的位置

电源和串口电路

- 1、供电3.3V要求范围：3.15V-3.45V，纹波<50mV
- 2、D18与R44组成浪涌防护电路，不可省掉，且D18需靠近模组电源输入口（的连接）放置
- 3、若应用方案没有EMC测试要求，则C63、C64可NC



串口电路设计注意事项

- 1、若本设计与上位机的主板为一体板设计，或设计输出为贴片式语音模组，则串口1用于通讯，串口0预留为升级口
- 2、若本设计输出是一个独立的接插件式语音模组，则串口0用于通讯和升级，串口1预留测试点用于输出打印信息
- 3、若UART1需外接上位机通讯，则TX1串联100欧线路电阻、RX1串联470欧线路电阻
- 4、若本设计与上位机的主板为一体板设计，或设计输出为贴片式语音模组，D21、D22可NC
- 若本设计的输出为接插件形式的语音模组，则D21、D22不可NC

ESD器件选用注意事项

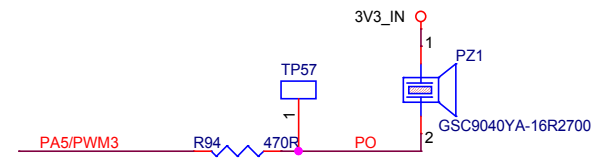
- 1、若串口0用于通讯，ESD管结电容需小于25PF，以满足升级要求。
- 2、若串口1用于通讯：若波特率为9600，ESD管结电容需小于400PF；若波特率为921600，ESD管结电容需小于50PF
- 3、方案开发阶段或ESD管替换新材料时，需测试UART波形是否有明显失真（正常波形为方波）

蜂鸣器电路（可选）

- 1、系统为3.3V供电，不推荐使用功放电路
 - 2、采用无源蜂鸣器，输出PWM控制输出频率
 - 3、软件配置蜂鸣器驱动IO口OD开漏模式，可直接驱动蜂鸣器
- 软件配置IO口状态的方法请参阅设计指导文件《!!!重要Readme!!!.pdf》最新版本文档中的说明

PCB设计要求：

蜂鸣器驱动线路远离电磁干扰源，走线路两边作包地处理



CI1301/CI1302/CI1303-3.3V供电应用参考设计原理图

ChipIntelli 成都高泰利科技有限公司 ChipIntelli Technology Co., Ltd.			
Title: 3.3V PowerSupply Application			
Size	Document Number	Rev	
Custom	<Doc>	1.0	
Date:	Wednesday, June 28, 2023	Sheet	3 of 3